



TM32G07x 系列

BootLoader 用户手册

版本 1.00

hitenx reserves the right to change or discontinue the manual and online documentation to this product herein to improve reliability, function or design without further notice. hitenx does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. hitenx products are not designed, intended, or authorized for use in life support appliances, devices, or systems. If Buyer purchases or uses hitenx products for any such unintended or unauthorized application, Buyer shall indemnify and hold hitenx and its officers, employees, subsidiaries, affiliates and distributors harmless against all claims, cost, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use even if such claim alleges that hitenx was negligent regarding the design or manufacture of the part.

修改记录

版本	日期	描述
V0.10	2023/04/17	新颁
V0.11	2024/2/29	1.修改部分错误点 2.修改附录二中 QFN32 封装对应管脚。
V1.00	2024/5/8	1.仅保留支持 TM32G075/078 两款芯片。

目录

修改记录	2
1 概述	5
2 相关文档	5
3 术语定义	5
4 BootLoader 一般说明	5
4.1 功能简介	5
4.2 激活方式	6
4.3 硬件连接要求	6
4.4 存储空间	8
4.5 串口波特率自适应	8
4.6 流程说明	9
5 通讯流程及协议	10
5.1 通讯流程	10
5.1.1 UART ISP 程序流程	10
5.1.2 SPI ISP 程序流程	11
5.1.3 I2C ISP 程序流程	12
5.2 通讯协议	12
5.2.1 协议包格式	12
5.2.2 UART 接口协议	13
5.2.3 SPI 接口协议	14
5.2.4 I2C 接口协议	14
5.3 命令集	14
5.3.1 PPS (0x00)	15
5.3.2 Get (0x01)	16
5.3.3 Read Memory (0x11)	17
5.3.4 Write Memory (0x12)	18
5.3.5 Memory CRC (0x13)	18
5.3.6 Erase (0x14)	19
5.3.7 Go (0x21)	20
5.3.8 Write Option Bytes (0x31)	21
5.3.9 Read Option Bytes (0x32)	22
5.3.10 Heart Beat (0x41)	23
6 BootLoader 性能	24
6.1 BootLoader Startup 时序	24
6.1.1 UART 接口时序	24
6.1.2 SPI 接口时序	24
6.1.3 I2C 接口时序	25
6.2 BootLoader 指令执行时间	25
7 ISP 流程	26
附录	27
附录一 TM32G078/075 各封装引脚表格	27

HITENX

1 概述

TM32G07x 的 BootLoader 支持软件波特率协商(PPS)、获取(Get)、读存储(Read Memory)、写存储(Write Memory)、存储校验(Memory CRC)、擦除(Erase)、跳转(Go)、写选项字节(Write Option Bytes)、读选项字节(Read Option Bytes)、心跳(Heart Beat)这 10 条指令。

BootLoader 不仅支持 UART、I2C、SPI 等接口，而且支持与 SWD 接口互换(仅限复位或重新上电)。便于用户根据不同场景需求自由选择。

该文档包含 BootLoader 的各项功能、运行流程，使用方法，通讯方式，所用命令接口等内容，便于用户快速熟悉使用。

2 相关文档

《RM-TM32G07x_参考手册_V1.04》

3 术语定义

RDP: 芯片读保护 (Read protect)

WRP: 写保护区域 (Write protect)

PCROP: 读保护区域 (Proprietary Code Read Out Protection)

API: 应用程序接口 (Application program interface)

ISP: 在系统可编程 (In System Programming)

4 BootLoader 一般说明

4.1 功能简介

BootLoader 的主要功能如下：

- 使用嵌入式串行接口预定义的通信协议下载代码；
- 可读取、传送并更新 FLASH 代码、数据；
- 设置和读取 FLASH 代码数据读写保护、启动配置等信息；
- 读取自身参数信息。

4.2 激活方式

BootLoader 的激活有以下几种方式：

序号	BOOT_LOCK bit	RDP	BOOT_SEL	BOOT0 pin	BOOT0_SW
1	0	0	0	1	x
2			1	x	0
3		1	0	1	x
4			1	x	0

备注：具体启动配置详见《RM-TM32G07x_参考手册_V1.04》相应章节。

4.3 硬件连接要求

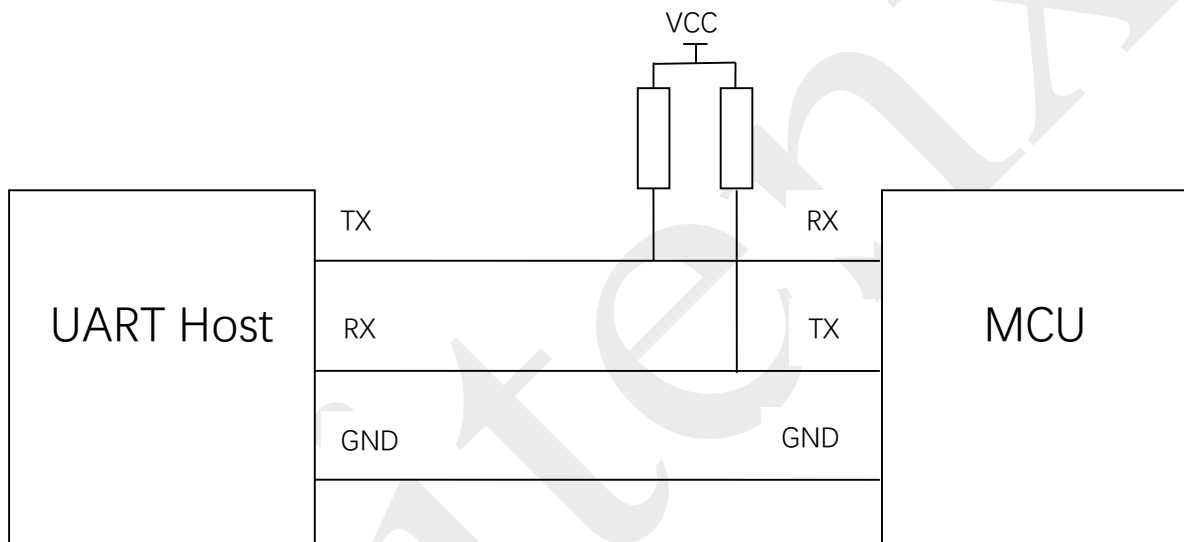
ISP 外设接口有 UART、SPI、I2C 三种接口方式。其相关配置如下：

模块	功能/外设	状态	备注
芯片配置说明	RCC	HSI 使能	使用 HSI 作为系统时钟，频率为 18MHz。HSI 时钟源用于启动阶段（接口检测阶段）
	RAM	-	自地址 0x20000000 起的 7KB 空间供 BootLoader 使用。
	系统存储器	-	自地址 0x1FFD0000 起的 16KB 字节为 BootLoader 程序使用
	TIMER	-	用于数据接收连续指令分隔，间隔时间 5ms
	IWDG	-	独立看门狗 (IWDG) 预分频器配置为最大值，采用内部 32K 时钟，并定期进行刷新以防止看门狗复位（如果用户事先使能硬件 IWDG 选项），看门狗喂狗超时时间 5s。
UART	UART1/2/3	启用	UART 配置：波特率默认 115200bps，8 位数据位，偶校验位和 1 个停止位。
		TX	具体管脚及配置见附录
		RX	具体管脚及配置见附录
SPI	SPI1/2	启用	SPI 配置为： – Slave mode – Full Duplex – 8-bit MSB – Polarity: CPOL Low, CPHA Low, NSS hardware。
		MOSI	具体管脚及配置见附录。
		MISO	具体管脚及配置见附录。
		SCK	具体管脚及配置见附录。

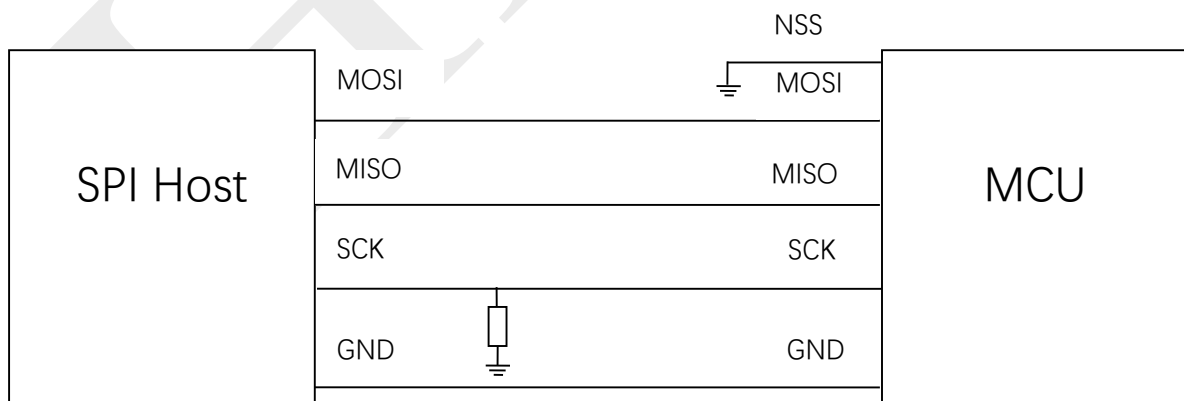
		NSS	具体管脚及配置见附录。
I2C	I2C1/2	启用	I2C 配置为： - Slave mode - 7 位地址寻址模式，地址位 0x10； - 8-bit MSB
		SDA	具体管脚及配置见附录。
		SCL	具体管脚及配置见附录。

注：各封装管脚信息参见附录。

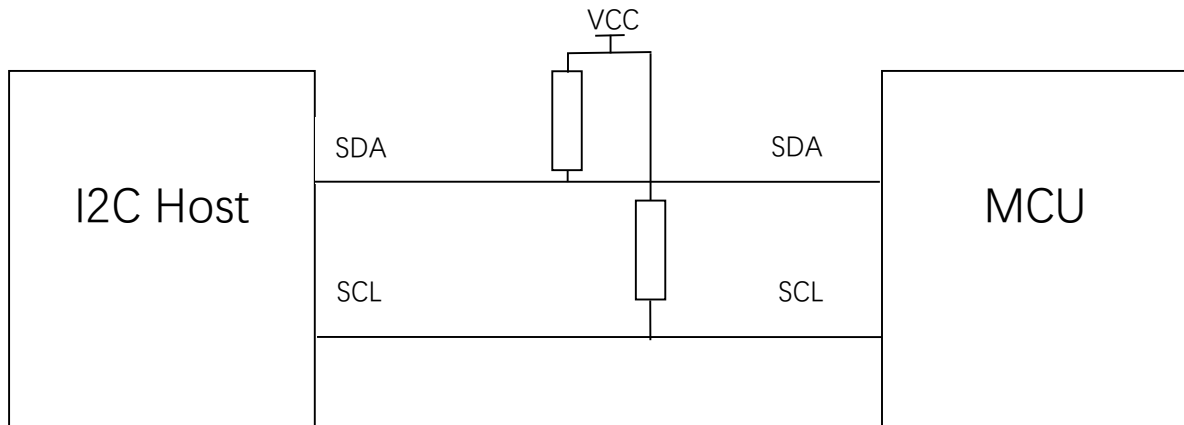
1) 采用 UART 进行 BootLoader 下载程序，必须把主机通过以下方式连接到 MCU 的串口 TX 和 RX 引脚上：



2) 采用 SPI 进行 BootLoader 下载程序，必须把主机通过以下方式连接到 MCU 的 SPI 引脚上：



3) 采用 I2C 进行 BootLoader 下载程序，必须把主机通过以下方式连接到 MCU 的 I2C 引脚上：



4.4 存储空间

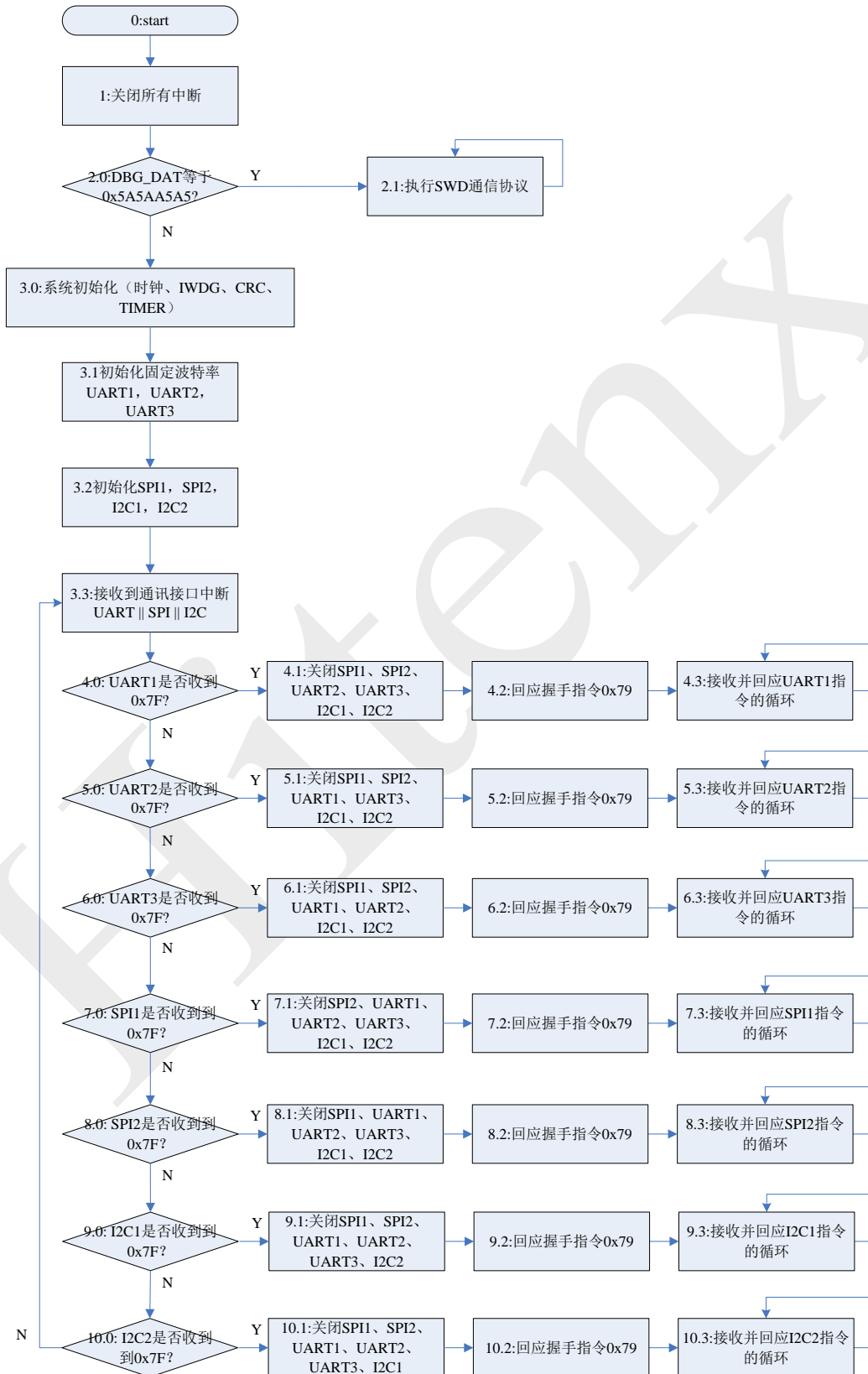
BootLoader 所使用的程序空间分配表:

区域	地址范围	含义
RAM	0x2000_0000 ~ 0x2000_03FF	存放 BootLoader 中的 Stack
	0x2000_0400 ~ 0x2000_07FF	存放 BootLoader 中的 RW、ZI 数据
BootLoader	0x1FFD_0000 ~ 0x1FFD_3FFF	16K BootLoader(System memory)
NVR	0x1FFF_0000 ~ 0x1FFF_03FF	Engineer data (NVR1)
	0x1FFF_0400 ~ 0x1FFF_07FF	Trim data (NVR2)
	0x1FFF_0800 ~ 0x1FFF_0BFF	Option Bytes (NVR3)
	0x1FFF_0C00 ~ 0x1FFF_0FFF	User SN (NVR4)
	0x1FFF_1000 ~ 0x1FFF_13FF	User config (NVR5)
	0x1FFF_1400 ~ 0x1FFF_17FF	User backup (NVR6)

4.5 串口波特率自适应

串口 1/2/3 都使用软件波特率协商（握手成功后可进行波特率协商），默认波特率为 115200bps，断开连接后波特率恢复默认值。

4.6 流程说明

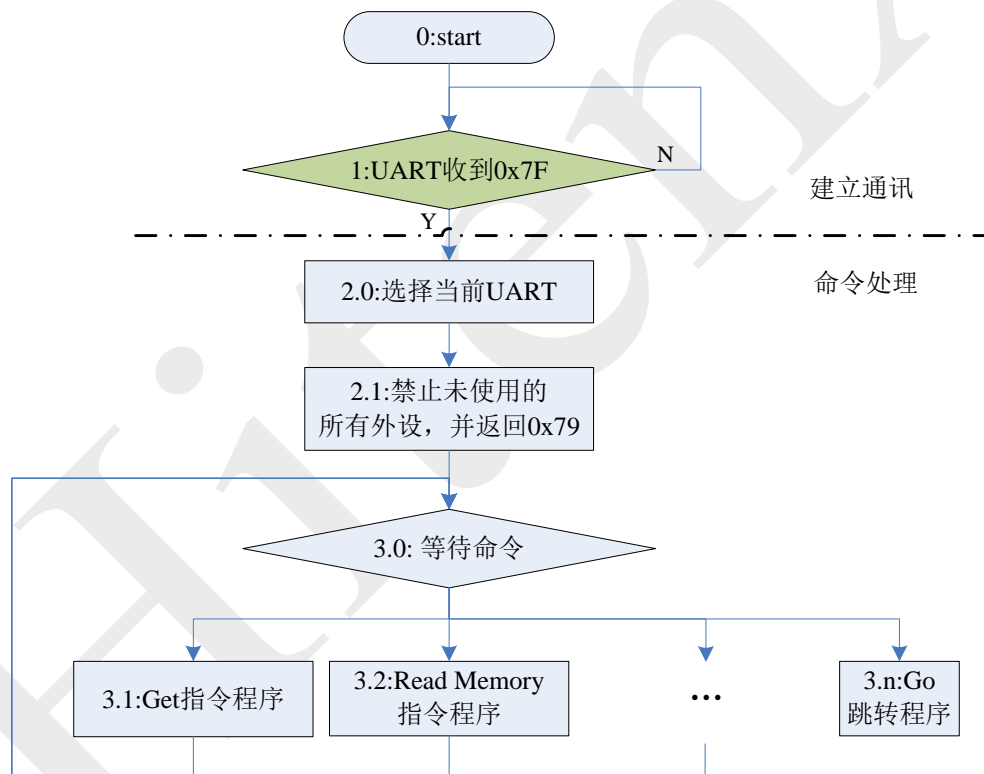


注：DBG_DAT 上电默认数据为 0x00000000，用户可自行修改（当 DBG_DAT 值为 0x5A5AA5A5 时，使用 SWD 协议；当为其它值时，使用 BootLoader 私有协议）。

5 通讯流程及协议

5.1 通讯流程

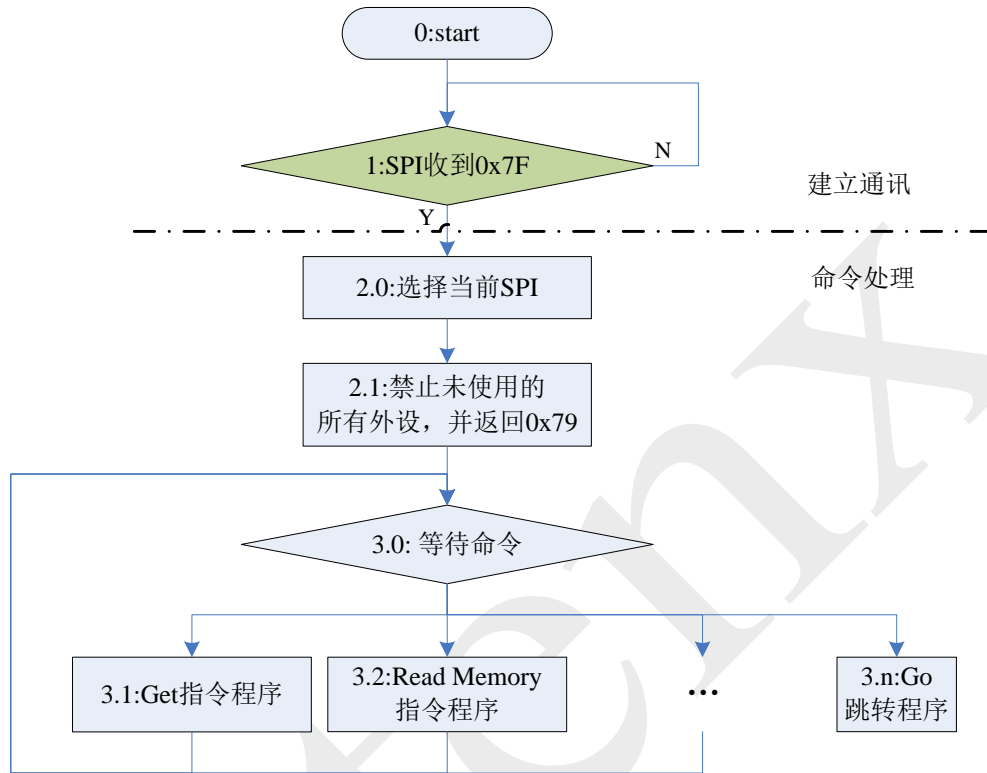
5.1.1 UART ISP 程序流程



说明：

1. 步骤 1：当正确接收到建立连接（0x7F）指令后，跳转到步骤 2.0；否则退回到接口轮询模式，重新接收数据；
2. 步骤 2.1：禁止所有未使用的外设接口，并通过当前接口返回 0x79 信息；
3. 步骤 3.0：等待后续命令。

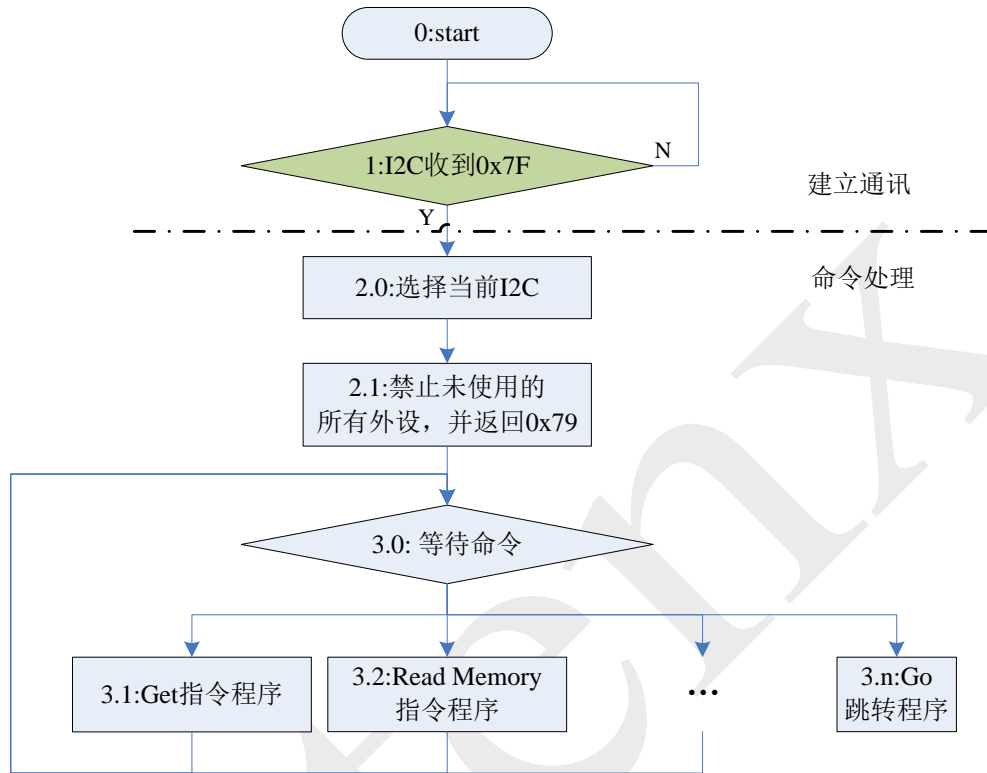
5.1.2 SPI ISP 程序流程



说明:

1. 步骤 1: 当正确接收到同步指令 (0x7F) 时, 跳转到步骤 2.0; 否则退回到接口轮询模式, 重新接收数据;
2. 步骤 2.1: 禁止所有未使用的外设接口, 并通过当前接口返回 0x79 信息;
3. 步骤 3.0: 等待后续命令。

5.1.3 I2C ISP 程序流程



说明:

1. 步骤 1: 当正确接收到同步指令 (0x7F) 时, 跳转到步骤 2.0; 否则退回到接口轮询模式, 重新接收数据;
2. 步骤 2.1: 禁止所有未使用的外设接口, 并通过当前接口返回 0x79 信息;
3. 步骤 3.0: 等待后续命令。

5.2 通讯协议

5.2.1 协议包格式

- 主机发送指令时, 按如下协议进行通讯:

Head	Command	DataLen	Data	CRC
1Byte	1Byte	2Byte	NByte	2Byte

- MCU 回复指令时, 按如下协议进行通讯:

Head	Result	DataLen	Data	CRC
------	--------	---------	------	-----

1Byte	1Byte	2Byte	NByte	2Byte
-------	-------	-------	-------	-------

协议字段	说明
Head	协议报文头，固定值统一为十六进制 0x2D；
Command	命令代码，BootLoader 支持的命令代码见 5.3 命令集；
DataLen	数据长度；
Data	数据信息；
CRC	16-bits CRC，是 Head+Command+DataLen+Data 的 CRC 校验值。CRC16：多项式值为 0x1021，多项式为 $X^{16} + X^{12} + X^5 + 1$ ；
Result	指令返回信息，具体说明见下表；

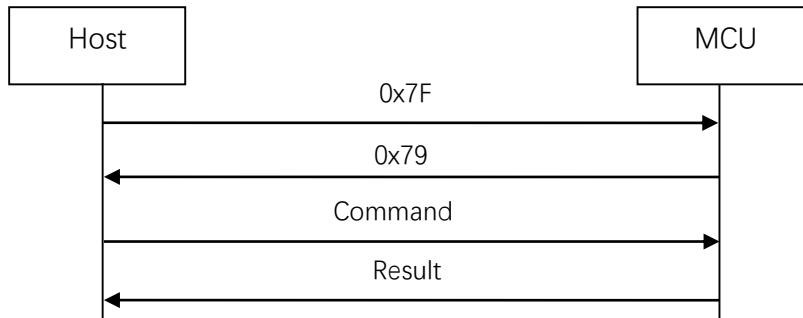
注：所有是内容字段均采样小端存储模式。

返回值	说明	备注
0x61	WRP = 1	该区域为写保护区域
0x62	RDP = 1	芯片有读保护
0x63	PCROP = 1	芯片有读保护区域
0xF0	波特率值配置错误	不合法的波特率值
0xF1	地址错误	地址信息相关字段不在范围内返回错误信息
0xF2	数据长度有误	数据长度相关字段超过有效范围
0xF3	页长度有误	页长度字段超过有效范围
0xF4	CRC 校验错误	指定的 FLASH 空间校验错误
0xF5	非 USART 接口下的波特率修改指令	不在 USART 通信接口下协商的波特率指令
0x80	无握手	没有收到握手指令下收到其他指令
0x90	指令正确处理	指令正确的返回指令
0x91	指令格式有误	格式不正确的指令(包含指令 CRC 检验错误)或不存在的指令
0x92	回读比较错误	Write Memory 指令回读比较错误
0x93	擦除失败	Erase 擦除失败返回值

5.2.2 UART 接口协议

为开始与 ISP 进行通讯，主机以波特率 115200bps 发送一个建立通讯指令（同步字节 0x7F），然后等待接收应答（0x79）。主机只有正确收到应答信号后，才能进行后续指令发送。

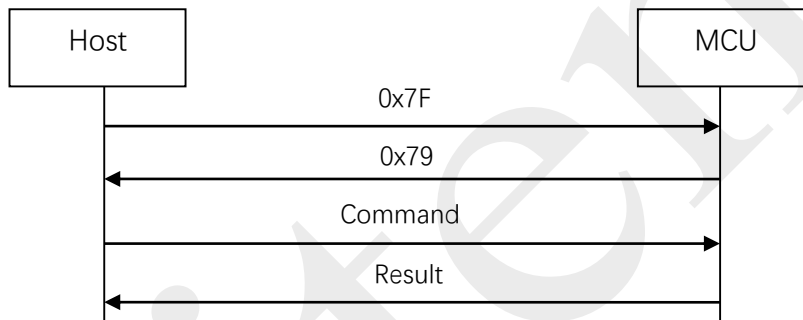
后续的指令流均采用一步交互方式，其流程如下：



5.2.3 SPI 接口协议

为开始与 ISP 进行通讯，SPI Master 必须发送一个建立通讯指令（同步字节 0x7F），然后等待接收应答（0x79）。Master 只有正确收到应答信号后，才能进行后续指令发送。

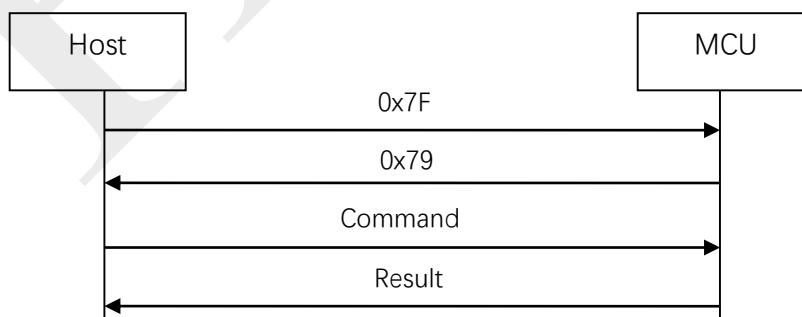
SPI 采用全双工模式，NSS 片选接地，其指令流为一步交互方式，流程如下：



5.2.4 I2C 接口协议

为开始与 ISP 进行通讯，I2C Master 必须发送一个建立通讯指令（同步字节 0x7F），然后等待接收应答（0x79）。Master 只有正确收到应答信号后，才能进行后续指令发送。

后续指令流为一步交互方式，流程如下：



5.3 命令集

此部分定义各指令含义及说明。指令列表如下（RDP=0,1，WRP=0,1）：

命令号	命令	描述	限制条件
0x00	PPS	串口波特率协商	握手成功
0x01	Get	获取自举程序版本号、允许使用的命令、芯片 ID、支持的通讯接口信息	不受 PCROP、RDP 权限限制
0x11	Read Memory	从 User flash、RAM、NVR1-6 指定的地址开始读取最多 1024 个字节的存储器空间。	User flash 下： RDP=0 PCROP=0
0x12	Write Memory	从 User flash、RAM、NVR5-6 指定的地址开始将最多 1024 个字节的数据写入 Flash。	User flash 下： WRP=0
0x13	Memory CRC	对 User flash、RAM、NVR5-6 数据进行 CRC 校验	User flash 下： RDP=0 PCROP=0
0x14	Erase	擦除 User flash 的一个到全部 Flash 页面	RDP=0 PCROP=0
0x21	Go	跳转到 User flash、RAM 的应用程序代码	不受 PCROP、RDP 权限限制
0x31	Write Option Bytes	写选项字节区数据。	不受 PCROP、RDP 权限限制
0x32	Read Option Bytes	读选项字节区数据。	不受 PCROP、RDP 权限限制
0x41	Heart Beat	心跳包	握手成功

注：以上所有指令中，对于权限的判断，如 RDP 激活状态的判断，BootLoader 数据区读写权限判断为 double check（两次校验）。

5.3.1 PPS (0x00)

5.3.1.1 功能说明

该指令用于下载器和 MCU 协商通信速率。上位机发送修改波特率指令，在 MCU 校验正确后，回复指令发送后立即修改波特率参数。

5.3.1.2 使用条件及注意事项

- 1、指令格式错误，返回错误信息（0x91）；
- 2、波特率值不在可配置范围之内，返回错误信息（0xF0）；
- 3、配置成功之后，所有指令均采用新配置的波特率才可正常通信；
- 4、该指令只在 USART1/2/3 串口模式下可使用，其他模式下返回错误信息(0xF5)；

5.3.1.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
----	-----------	----

Head	1	0x2D
Command	1	0x00
DataLen	2	0x01
Data	1	串口配置波特率值 (0x00 = 1200, 0x01 = 2400, 0x02 = 4800, 0x03 = 9600, 0x04 = 14400, 0x05 = 19200, 0x06 = 38400, 0x07 = 43000, 0x08 = 57600, 0x09 = 76800, 0x0A = 115200, 0x0B = 128000, 0x0C = 230400, 0x0D = 256000, 0x0E = 460800, 0x0F = 921600, 0x10 = 1382400)
CRC	2	校验值

器件回复:

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.2 Get (0x01)

5.3.2.1 功能说明

该指令用于获取本芯片的如下信息:

- a. 程序版本信息;
- b. 芯片 SN 码;
- c. 芯片封装信息;
- d. 芯片产品型号;
- e. 该版本程序所支持的指令信息;
- f. BootLoader 支持的通讯接口信息;

5.3.2.2 使用条件及注意事项

指令格式错误, 返回错误信息 (0x91)。

5.3.2.3 命令/响应格式

主机发送:

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x01
DataLen	2	0x00
Data	0	---
CRC	2	校验值

器件回复:

说明	长度 (byte)	内容
----	-----------	----

Head	1	0x2D
Result	1	0x90
DataLen	2	N + 0x18
Data	2	程序版本信息，如：ISP 版本信息为 0100。
	12	芯片 ID，长度位 96 位。
	1	封装信息
	1	芯片产品型号
	4	允许支持的指令信息（32Bit 从 0-8bit 分别对应指令 0x01,0x11,0x12,0x13,0x14,0x21,0x31,0x32,0x00）。
	4	当前芯片支持的通讯接口信息（32Bit 从 0-7bit 分别对应指令 UART1、UART2、UART3、SPI1、SPI2、I2C1、I2C2）。如支持 UART1，UART2，SPI1，则发送 0x0000000b。
CRC	2	校验值

5.3.3 Read Memory (0x11)

5.3.3.1 功能说明

该指令用于将 User flash、RAM 区和 NVR1-NVR6 的任何有效存储器地址读取数据，最多 1024 个字节的存储器空间数据。

5.3.3.2 使用条件及注意事项

- 1、收到的地址信息（包括起始和结束）有效且正确，否则会返回错误信息（0xF1）；
- 2、如果 RDP 被激活，此命令会返回错误信息（0x62）；
- 3、如果该地址空间 PCROP 被激活，会返回错误信息（0x63）；
- 4、读取字节长度 N（ $0 < N \leq 1024$ ），不在范围内返回错误信息（0xF2）；
- 5、指令格式错误，返回错误信息（0x91）；

5.3.3.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x11
DataLen	2	0x06
Data	4	要读取的 FLASH 起始地址
	2	要读取的数据长度 N，范围 $0x00 < N \leq 1024$
CRC	2	校验值

器件回复：

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90

DataLen	2	N
Data	N	返回读取的 N bytes 数据
CRC	2	校验值

5.3.4 Write Memory (0x12)

5.3.4.1 功能说明

该指令用于将数据写入 User flash、RAM 和 NVR5-NVR6 的任何有效存储器地址。

5.3.4.2 使用条件及注意事项

1. 如果该区域 WRP 被激活，会返回错误信息 (0x61)；
2. 起始地址和结束地址无效，则返回错误信息 (0xF1)；
3. 写入字节长度 N ($0 < N \leq 1024$)，长度错误返回错误信息 (0xF2)；
4. 指令格式错误，返回错误信息 (0x91)；

5.3.4.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x12
DataLen	2	N + 0x05
Data	1	有无回读，0x01：有回读；0x00：无回读
	4	要写入的起始地址
	N	要写入的 N bytes 数据，范围 $0x00 < N \leq 1024$
CRC	2	校验值

器件回复：

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.5 Memory CRC (0x13)

5.3.5.1 功能说明

该指令用于对 User flash、RAM 和 NVR5-NVR6 的空间数据进行 CRC 校验。

5.3.5.2 使用条件及注意事项

- 1、如果 RDP 被激活，此命令会返回错误信息 (0x62)；
- 2、如果该地址空间 PCROP 被激活，此命令会返回错误信息 (0x63)；

- 3、起始地址、结束地址无效，则返回错误信息（0xF1）；
- 4、校验错误，返回错误信息（0xF4）；
- 5、指令格式错误，返回错误信息（0x91）；

5.3.5.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x13
DataLen	2	0x0A or 0x0C
Data	4	要进行 CRC 校验的 FLASH 起始地址
	4	要进行 CRC 校验的 FLASH 结束地址
	2 or 4	需要比较的正确 CRC 值，其中 CRC16 或 CRC32 用户可选。 CRC16: 多项式值为 0x1021, 多项式为 $X^{16}+X^{12}+X^5+1$; CRC32: 多项式值为 0x4C11DB7, 多项式为 $X^{32}+X^{26}+X^{23}+X^{22}+X^{16}+X^{12}+X^{11}+X^{10}+X^8+X^7+X^5+X^4+X^2+X+1$ 。 (用户可参考标准: CRC16(字节数<16KBytes), CRC32(字节数<512MBytes))
CRC	2	校验值

注：(FLASH 结束地址 - FLASH 起始地址 + 1) < 16KBytes 可使用 CRC16（占 2 字节），否则必须使用 CRC32（占 4 字节）。

器件回复：

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.6 Erase (0x14)

5.3.6.1 功能说明

该指令用于擦除 User flash, NVR5-NVR6。

5.3.6.2 使用条件及注意事项

- 1、要擦除的页数范围（ $0 < N \leq \text{MAX}$, MAX 范围为 236-250，取决于 BOOT_SIZE 位），错误返回（0xF3）；
- 2、如果 RDP 被激活，此命令会返回错误信息（0x62）；
- 3、如果该地址空间 PCROP 被激活，此命令会返回错误信息（0x63）；
- 4、指令格式错误，返回错误信息（0x91）；

5.3.6.3 命令/响应格式

主机发送:

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x14
DataLen	2	0x04
Data	2	起始页
	2	要擦除的页长度 (0 < N <= MAX)
CRC	2	校验值

器件回复:

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.7Go (0x21)

5.3.7.1 功能说明

该指令用于执行下载的代码或由应用指定跳转地址的任何其它代码。

5.3.7.2 使用条件及注意事项

- 1、地址位 User flash 或 RAM 有效地址，地址无效则返回错误信息 (0xF1)；
- 2、若地址有效且正确：
 - 1) 将自举程序所用外设的寄存器初始化至其默认复位值。
 - 2) 初始化用户应用的主堆栈指针。
 - 3) 跳转至收到的 '地址 + 4' 所编程的存储器位置 (对应于应用复位向量的地址)。例如，若收到的地址为 0x08000000，则自举程序跳转至编程为 0x08000004 地址的存储器位置。
- 3、指令格式错误，返回错误信息 (0x91)；

5.3.7.3 命令/响应格式

主机发送:

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x21
DataLen	2	0x04
Data	4	要跳转的程序起始地址
CRC	2	校验值

器件回复:

说明	长度 (byte)	内容
----	-----------	----

Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.8 Write Option Bytes (0x31)

5.3.8.1 功能说明

该指令用于写入 option bytes 用户信息区的所有配置。

5.3.8.2 使用条件及注意事项

- 1、指令格式错误，返回错误信息（0x91）；
- 2、Option Bytes 遵循使用小端存储原则，即一组无符号 16 位的数据，低字节在前，高字节在后；
- 3、Option Bytes 修改后无须重新启动；

5.3.8.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x31
DataLen	2	0x16
Data	22	Option bytes 区内容
CRC	2	校验值

器件回复：

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x00
Data	0	---
CRC	2	校验值

5.3.8.4 Option bytes 区内容说明

序号	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
1	Reserved			BOR_LEVEL				BOR_EN	RDP							

2	nRST_MODE	BOOT_SEL	BOOT0_SW	BOOT_SIZE	BOOT_CFG	Reserved	Reserved	IWDG_STOP	IWDG_SW	Reserved	
3	Reserved						PCROP1A_START				
4	Reserved						PCROP1A_END				
5	Reserved						PCROP1B_START				
6	Reserved						PCROP1B_END				
7	Reserved						WRP1A_START				
8	Reserved						WRP1A_END				
9	Reserved						WRP1B_START				
10	Reserved						WRP1B_END				
11	BOOT_LOCK	Reserved				SEC_SIZE					

5.3.9 Read Option Bytes (0x32)

5.3.9.1 功能说明

该指令用于读取 option bytes 用户信息区的所有配置。

5.3.9.2 使用条件及注意事项

- 1、指令格式错误，返回错误信息 (0x91)；
- 2、Option Bytes 遵循使用小端存储原则，即一组无符号 16 位的数据，低字节在前，高字节在后；

5.3.9.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x32
DataLen	2	0x00
Data	0	---
CRC	2	校验值

器件回复：

说明	长度 (byte)	内容
Head	1	0x2D

Result	1	0x90
DataLen	2	0x16
Data	22	Option bytes 区内容
CRC	2	校验值

5.3.10 Heart Beat (0x41)

5.3.10.1 功能说明

该指令用于上位机与下位机的通信保持连接检测。

5.3.10.2 使用条件及注意事项

- 1、指令格式错误，返回错误信息（0x91）；
- 2、每隔 1 秒钟，主机发送一次心跳包；
- 3、主机连续三次未接收到回复，则指示通信链路错误，然后重新连接；
- 4、该指令优先级最低，即在 1 秒时间间隔内有其它指令完成主机发送并且器件回复正确（Result = 0x90），则可替代该心跳指令（不发送该心跳指令）；

5.3.10.3 命令/响应格式

主机发送：

说明	长度 (byte)	内容
Head	1	0x2D
Command	1	0x41
DataLen	2	0x01
Data	1	0x55
CRC	2	校验值

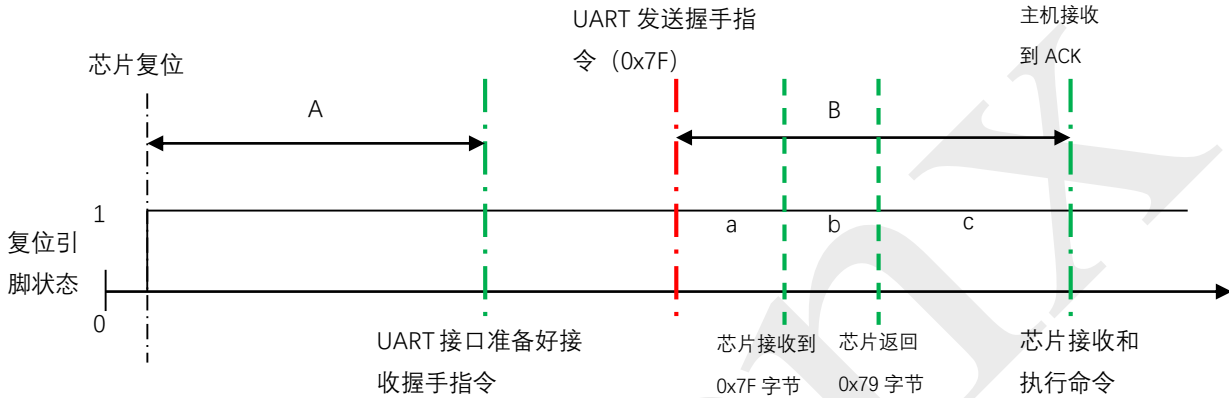
器件回复：

说明	长度 (byte)	内容
Head	1	0x2D
Result	1	0x90
DataLen	2	0x01
Data	1	0xAA
CRC	2	校验值

6 BootLoader 性能

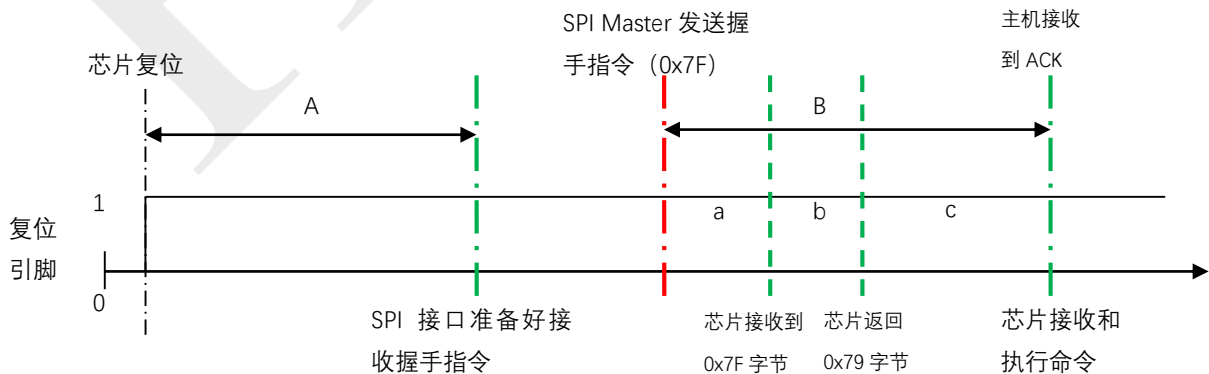
6.1 BootLoader Startup 时序

6.1.1 UART 接口时序



时间	说明	最小值
a	一个 UART 字节发送周期	
b	返回 0x79 的操作时间	
c	自适应后, 接收一个 UART 字节的周期	
A	从器件复位到同步字节 (0x7F) 之间的时间 (芯片初始化接口时间)	
B	从主机发送同步字节到芯片准备好接收后续指令的时间	

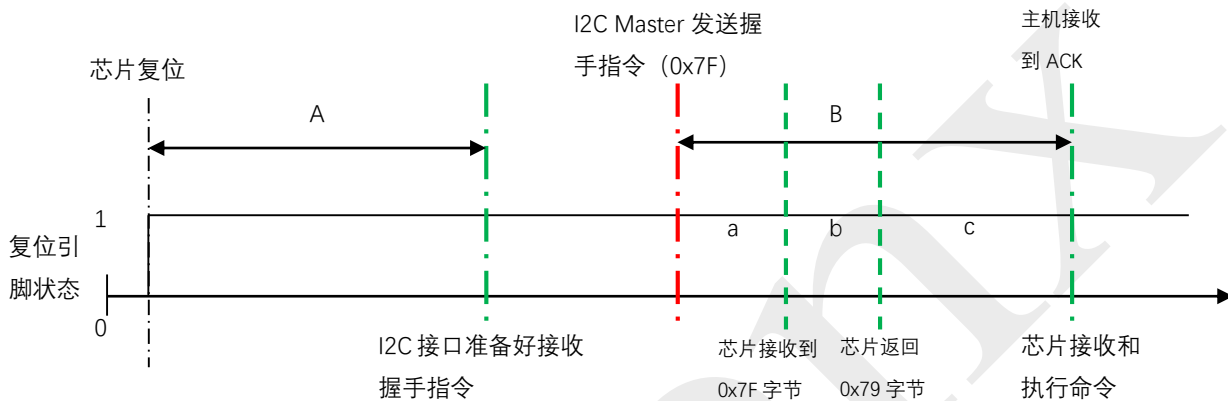
6.1.2 SPI 接口时序



时间	说明	最小值
a	一个 SPI 字节发送周期 (与通讯速度有关)	

b	返回 0x79 的操作时间	
c	接收一个 SPI 字节的周期	
A	从器件复位到发送同步字节 (0x7F) 之间的时间 (芯片初始化接口时间)	
B	从 SPI Master 发送同步字节到芯片准备好接收后续指令的时间	

6.1.3 I2C 接口时序



时间	说明	最小值
a	一个 I2C 字节发送周期 (与通讯速度有关)	
b	返回 0x79 的操作时间	
c	接收一个 I2C 字节的周期	
A	从器件复位到发送同步字节 (0x7F) 之间的时间 (芯片初始化接口时间)	
B	从 I2C Master 发送同步字节到芯片准备好接收后续指令的时间	

6.2 BootLoader 指令执行时间

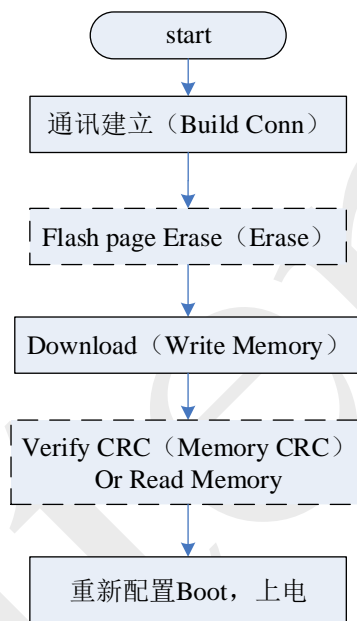
指令执行时间:

Command code	Command	执行时间 (Min)
0x00	PPS	
0x01	Get (version、UID、Command、Commucation interface)	
0x11	Read Memory	
0x12	Write Memory	
0x13	Memory CRC	
0x14	Erase	
0x21	Go	

0x31	Write Option Bytes	
0x32	Read Option Bytes	
0x41	Heart Beat	

7 ISP 流程

根据 5.1 章节关于 ISP 指令说明，要完成一次下载，其流程如下（虚线框表示该步骤可省略，其中 erase 步骤省略后可能导致下载不成功）：



ISP流程说明

以上为基本流程，其中 ERASE 和 CRC 校验操作可以根据用户需求省略该步骤。如果需要对程序区进行保护，则可插入相应的指令；或者需要查询信息，则通过 GET 指令实现，具体指令说明参见 5.3 章节。

附录

附录一 TM32G078/075 各封装引脚表格

TM32G078/075							
模块	管脚	状态	配置	LQFP64	LQFP48	LQFP32	QFN32
USART1	RX	输入	接收	PB6	PB6	PB6	PB6
	TX	输出	发送	PB1	PB1	PB1	PB1
USART2	RX	输入	接收	PA12	PA12	PA12	PA12
	TX	输出	发送	PA13	PA13	PA13	PA13
USART3	RX	输入	接收	PB15	PB15	PB15	PB15
	TX	输出	发送	PC5	PC5	PC5	PC5
SPI1	MOSI	输入	下拉模式	PC7	PC7	PC7	PC7
	MISO	输出	下拉模式	PC6	PC6	PC6	PC6
	SCK	输入	下拉模式	PC5	PC5	PC5	PC5
	NSS	输入	下拉模式	PC4	PC4	PC4	PC4
SPI2	MOSI	输入	下拉模式	PD8	PD8	PC4	--
	MISO	输出	下拉模式	PD7	PD7	PC14	--
	SCK	输入	下拉模式	PD6	PD6	PA6	--
	NSS	输入	下拉模式	PD5	PD5	PD9	--
I2C1	SDA	输入/输出	开漏模式	PA14	PA14	PA14	PA14
	SCL	输入/输出	开漏模式	PA15	PA15	PA15	PA15
I2C2	SDA	输入/输出	开漏模式	PD4	PD4	PA11	--
	SCL	输入/输出	开漏模式	PD3	PD3	PA10	--